

CLIPPEDIMAGE= JP411251490A

PAT-NO: JP411251490A

DOCUMENT-IDENTIFIER: JP 11251490 A

TITLE: SEMICONDUCTOR DEVICE AND SEMICONDUCTOR PACKAGE

PUBN-DATE: September 17, 1999

INVENTOR-INFORMATION:

| | |
|-----------------|---------|
| NAME | COUNTRY |
| MIYAGI, TAKESHI | N/A |

ASSIGNEE-INFORMATION:

| | |
|--------------|---------|
| NAME | COUNTRY |
| TOSHIBA CORP | N/A |

APPL-NO: JP10050779

APPL-DATE: March 3, 1998

INT-CL (IPC): H01L023/12

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a semiconductor device for suppressing the radiation of unwanted electromagnetic waves from a connector without causing increase in the price of the connector.

SOLUTION: A semiconductor package is provided with a high-speed signal wiring 4 that is formed on a printed circuit board 1, and a connector that is formed on the printed circuit board 1 and has the first, a first connector terminal 3a connected to the high-speed wiring 4 and has a second connector 3b formed adjacent to the first, first connector terminal 3a. A high-speed inversion signal is inputted to the second, the first connector terminal 3a is inputted to the second, second connector terminal 3b.

COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-251490

(43) 公開日 平成11年(1999) 9月17日

(51) Int. Cl.⁶

H 0 1 L 23/12

識別記号

3 0 1

F I

H 0 1 L 23/12

3 0 1 L

審査請求 未請求 請求項の数 4 O L (全 10 頁)

(21) 出願番号 特願平10-50779

(22) 出願日 平成10年(1998) 3月3日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 宮城 武史

神奈川県横浜市磯子区新磯子町33番地 株

式会社東芝生産技術研究所内

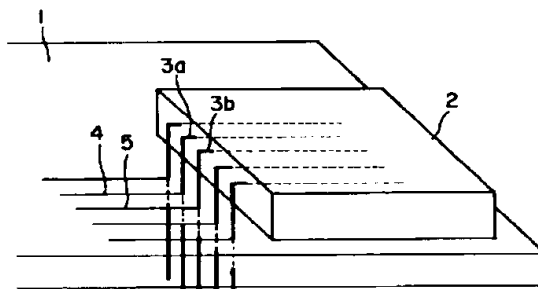
(74) 代理人 弁理士 鈴江 武彦 (外 6 名)

(54) 【発明の名称】 半導体装置および半導体パッケージ

(57) 【要約】

【課題】コネクタの価格の増加を招くことなく、コネクタからの不要電磁波の放射を抑制できる半導体装置を実現すること。

【解決手段】プリント基板1上に形成された高速信号配線4と、プリント基板1に形成され、かつ高速信号配線4と接続する第1の第1のコネクタ端子3aおよびこの第1の第1のコネクタ端子3aの隣りに形成された第2の第2のコネクタ端子3bを有するコネクタとを備えており、第2の第2のコネクタ端子3bには第2の第1のコネクタ端子3aに入力される高速信号の反転信号が入力されるようになっている。



【特許請求の範囲】

【請求項1】基板上に形成された信号配線と、

前記基板に形成され、かつ前記信号配線と接続する第1のコネクタ端子およびこの第1のコネクタ端子の隣りに形成された第2のコネクタ端子を有するコネクタとを具備してなり、

前記第2のコネクタ端子には前記第1のコネクタ端子に入力される入力信号の反転信号が入力されることを特徴とする半導体装置。

【請求項2】基板に形成された第1のスルーホール部と、

前記基板に形成され、かつ前記第1のスルーホール部の隣りに形成された第2のスルーホール部とを具備してなり、

前記第2のスルーホール部には前記第1のスルーホール部に入力される入力信号の反転信号が入力されることを特徴とする半導体装置。

【請求項3】半導体チップを搭載する半導体パッケージであって、第1の信号が入力される第1の信号入力部と、この第1の信号入力部の隣りに設けられ、前記第1の信号の反転信号が入力される第2の信号入力部とを具備してなることを特徴とする半導体パッケージ。

【請求項4】配線基板上に形成された請求項3に記載の半導体パッケージと、この半導体パッケージに搭載された半導体チップとを具備してなることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、不要電磁波の放射抑制を図った半導体装置および半導体パッケージに関する。

【0002】

【従来の技術】マルチメディアの発展に伴い、高速データ処理やデータ通信の要求が増している。これらの要求に対し、ハードウェア、ソフトウェアの両面で研究開発が活発に行われ、著しい性能の向上がなされている。

【0003】特に、半導体技術の分野では、コンピュータの核となるマイクロプロセッサの高速化・高機能化やメモリセルの高速化・大容量化が進み、安価なパーソナルコンピュータでも高速なデータ処理やデータ通信が可能となっている。

【0004】ところがLSIの高速化・高機能化により、電子機器から放射される不要電磁波も強度、周波数とともに増加し、他の電子機器へ悪影響を与えるばかりでなく、人体への影響も懸念されている。

【0005】不要電磁波の放射の多くは、配線基板にLSIや受動部品などの電子部品類を搭載した回路基板で、信号反射や配線間クロストーク、半導体素子のスイッチングなどにより、信号配線や電源層とグランド層間に誘起されるノイズが原因である。このノイズにより不

要電磁波が回路基板から放射され、さらに筐体の放熱用穴などから機器外部に放射される。

【0006】電源層とグランド層との間での共振現象による電磁波放射に関しては、回路実装学会第11回回路実装技術講演大会講演論文集「プリント配線基板の電源・グランド層に起因する不要輻射低減手法」に記載されているように、電源層の両面に絶縁層を介してグランド層を形成することで抑制できる。

【0007】回路パターンが形成された表面からの不要電磁波の放射は、例えば特開平8-228055号公報に記載されているように、回路パターン表面上に絶縁体を介して銅ペーストを塗布し、この銅ペーストをグランドに接続してシールドする方法が知られている。

【0008】また、特開平9-18099号公報に記載されているように、配線をグランド配線で挟んで対称に配置し、それぞれの配線から誘起される電磁波を相互にキャンセルすることによって不要電磁波の発生自体を防ぐ方法も知られている。

【0009】一方、プリント基板に実装されるコネクタなどの電子部品からも不要電磁波が放射される。これは、プリント基板上の配線とプリント基板に対しては直角に形成されているコネクタ内のピン構造とによりアンテナが構成されることが主な原因である。

【0010】この対策として、特開平9-199235号公報に開示されているように、コネクタ内部に環形コアを挿入してノイズ放射を抑制したり、あるいは特開平9-82420号公報に記載されているように、コネクタ外壁に導電性カバーを形成してグランドと接続することにより、コネクタ内部のピンをシールドして電磁波の漏洩、放射を抑制する方法が提案されている。

【0011】しかしながら、この種の従来技術では、コネクタの構造が特殊なものとなるため、コネクタの価格が増大する。コネクタは半導体装置内で多数使用されるため、コネクタの価格の増加は半導体装置の価格の増加を招くことになる。

【0012】また、プリント配線基板から放射される不要電磁波の他の原因としては、スルーホール部（スルーホール内に信号伝送路が形成されてなるもの）があげられる。すなわち、スルーホール部とそのスルーホール部に接続された基板表面の配線パターンとで作られた構造体がマイクロストリップ型アンテナと同構造であることから、スルーホール部から電磁波が放射される。

【0013】しかしながら、従来の技術では、スルーホール部からの不要電磁波を抑制することは困難であった。一方、半導体部品の実装構造から放射される不要電磁波に関しては、例えば1997年電子情報通信学会通信ソサエティ大会講演論文集B-4-17でピン部からの放射問題が報告されている。

【0014】しかしながら、環境電磁工学専門雑誌EMCの114号（72～77ページ）で指摘されているよ

うに、現在の半導体パッケージ構造は電磁波放射を抑制する構造とはなっておらず、具体的な改善案の報告や特許出願もないことから今後の課題とされている。

【0015】ところで、半導体パッケージから放射される不要電磁波の原因は、配線基板上に形成された配線と半導体パッケージのリードとで作られる構造体がアンテナとなるからである。

【0016】ここで、リード形状を変更することで不要電磁波の放射を低減することは技術的に可能であるが、リード形状を含む半導体部品の規格は世界標準で定められているため、リード構造の変更は極めて困難であり、時間が必要である。

【0017】しかしながら、環境問題として世界各国で不要電磁波放射に対する規制が進んでいるため、現状の標準規格においても電磁波放射を抑制できる方法が求められている。

【0018】

【発明が解決しようとする課題】上述の如く、特開平9-199235号公報や特開平9-82420号公報に開示された、コネクタから放射される不要電磁波の抑制技術は、コネクタの価格の増加を招くという問題があった。

【0019】また、スルーホール部とそのスルーホール部に接続された基板表面の配線パターンとで作られる構造体がマイクロストリップ型アンテナと同構造であることから、スルーホール部から不要電磁波が放射されるという問題があった。

【0020】また、配線基板の配線と半導体パッケージのリードとで作られる構造体がアンテナとなるため、配線基板上に実装した半導体パッケージから不要電磁波が放射されるという問題があった。

【0021】本発明は、上記事情を考慮してなされたもので、その目的とするところは、コネクタの価格の増加を招くことなく、コネクタからの不要電磁波の放射を抑制できる半導体装置を提供することにある。

【0022】本発明の他の目的は、スルーホール部からの電磁波の放射を抑制できる半導体装置を提供することにある。本発明のさらに別の目的は、不要電磁波の放射を抑制できる半導体パッケージおよびそれを用いた半導体装置を提供することにある。

【0023】

【課題を解決するための手段】〔構成〕上記目的を達成するために、本発明（請求項1）に係る半導体装置は、基板上に形成された信号配線と、前記基板上に形成され、かつ前記信号配線と接続する第1のコネクタ端子およびこの第1のコネクタ端子の隣りに形成された第2のコネクタ端子を有するコネクタとを備えており、前記第2のコネクタ端子には前記第1のコネクタ端子に入力される入力信号の反転信号が入力されることを特徴とする。

【0024】ここで、反転信号の電圧振幅は、入力信号

の電圧振幅とは異なっていることが好ましい。また、本発明（請求項2）に係る他の半導体装置は、基板上に形成された第1のスルーホール部と、前記基板上に形成され、かつ前記第1のスルーホール部の隣りに形成された第2のスルーホール部とを備えており、前記第2のスルーホール部には前記第1のスルーホール部に入力される入力信号の反転信号が入力されることを特徴とする。

【0025】ここで、スルーホール部は、例えばスルーホール内を突起状電極で埋め込んだものである。また、突起状電極は、例えば銀ペースト、銅ペースト等のペーストで形成されたものである。

【0026】また、スルーホール部には、例えばクロック配線、データ配線等の高速信号が伝搬される配線が接続される。また、本発明（請求項3）に係る他の半導体パッケージは、半導体チップを搭載する半導体パッケージであって、第1の信号が入力される第1の信号入力部と、この第1の信号入力部の隣りに設けられ、前記第1の信号の反転信号が入力される第2の信号入力部とを備えていることを特徴とする。

【0027】ここで、反転信号の電圧振幅は、入力信号の電圧振幅よりも大きいことが好ましい。また、本発明（請求項4）に係る他の半導体装置は、配線基板上に形成された本発明（請求項3）に係る半導体パッケージと、この半導体パッケージに搭載された半導体チップとを備えていることを特徴とする。

【0028】〔作用〕本発明（請求項1）によれば、第2のコネクタ端子には第1のコネクタ端子に入力される入力信号の反転信号が入力され、第1および第2のコネクタ端子から放射される不要電磁波が互いに打ち消し合うので、コネクタから放射される不要電磁波を抑制できるようになる。

【0029】また、このような不要電磁波の放射抑制技術であれば、基本的にはコネクタ端子および信号源の追加だけ済み、特殊なコネクタ構造を採用する必要がないので、コネクタの価格の増加を抑制できる。

【0030】したがって、本発明（請求項1）によれば、コネクタの価格の増加を招くことなく、コネクタからの不要電磁波の放射を抑制できる半導体装置を実現できるようになる。

【0031】また、本発明（請求項2）によれば、第2のスルーホール部には第1のスルーホール部に入力される入力信号の反転信号が入力され、第1および第2のスルーホール部から放射される不要電磁波が互いに打ち消し合うので、スルーホール部から放射される不要電磁波を抑制できるようになる。

【0032】したがって、本発明（請求項2）によれば、スルーホール部からの不要電磁波の放射を抑制できる半導体装置を実現できるようになる。また、本発明（請求項3、4）によれば、半導体パッケージの第2の信号入力部には第1の信号入力部に入力される入力信号

の反転信号が入力され、第1および第2の信号入力部から放射される不要電磁波が互いに打ち消し合うので、信号入力部から放射される不要電磁波を抑制できるようになる。

【0033】したがって、本発明（請求項3、4）によれば、信号入力部からの不要電磁波の放射を抑制できる半導体パッケージおよびそれを用いた半導体装置を実現できるようになる。

【0034】また、このような不要電磁波の放射抑制技術であれば、基本的には信号入力部および信号源の追加だけ済み、信号入力部の形状を変更せずに済む。そのため、本発明によれば、信号入力部が例えば半導体パッケージのリードの規格のように世界標準で定められている場合であっても、不要電磁波の放射を抑制できる。

【0035】

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態（以下、実施形態という）を説明する。

（第1の実施形態）図1は、本発明の第1の実施形態に係る半導体装置を示す模式図である。

【0036】図中、1はプリント基板を示しており、このプリント基板1上にはフラットケーブルコネクタ2が実装されている。このフラットケーブルコネクタ2は複数のコネクタ端子を有し、そのうちの第1の第1のコネクタ端子3aは高速信号配線4に接続している。この高速信号配線4にはクロック信号等の高速信号が入力される。

【0037】第1のコネクタ端子3aの隣りの第2のコネクタ端子3bは反転信号配線5に接続している。この反転信号配線5には高速信号配線4に入力される高速信号の反転信号が入力される。

【0038】図1には、1個の第1の第1のコネクタ端子3aに1個の第2のコネクタ端子3bを設けた様子が示されているが、1個の第1の第1のコネクタ端子3aに2個の第2のコネクタ端子3bを設けても良い。

【0039】すなわち、第1の第1のコネクタ端子3aの両隣にそれぞれ1個の第2のコネクタ端子3bを設けても良い。また、コネクタの種類によっては、1個の第1のコネクタ端子3aに3個以上の第2のコネクタ端子3bを設けることも可能である。

【0040】また、第1のコネクタ端子3aは2個以上でも良く、その場合にも、各第1のコネクタ端子3aの隣りに少なくとも1個以上の第2のコネクタ端子3bを設ける。

【0041】図2に、第1のコネクタ端子3a（3b）と高速信号配線4（反転信号配線5）との接続部を拡大した図を示す。プリント基板1にはスルーホール6が形成されている。また、高速信号配線4（反転信号配線5）の端部（接続箇所）7は環状に形成されている。スルーホールの内壁は図示しない導電膜で被覆されている。第1のコネクタ端子3a（3b）はスルーホール6

および環状の端部7を連通しているとともに、スルーホール6の内壁を被覆する図示しない導電膜および環状の端部7にハンダ等により電氣的に接続している。

【0042】本実施形態によれば、第2のコネクタ端子3bには第1のコネクタ端子3aに入力される入力信号の反転信号が入力され、第1のコネクタ端子3a、3bから放射される不要電磁波が互いに打ち消し合うので、フラットケーブルコネクタ2から放射される不要電磁波を抑制できるようになる。

【0043】また、このような不要電磁波の放射抑制技術であれば、基本的には第2のコネクタ端子3bおよび反転信号の信号源の追加だけ済み、特殊なコネクタ構造を採用する必要がないので、コネクタの価格の増加を抑制できる。

【0044】したがって、本実施形態によれば、フラットケーブルコネクタ2の価格の増加を招くことなく、フラットケーブルコネクタ2からの不要電磁波の放射を抑制できるようになる。

【0045】図3に、図1のコネクタ構造から放射される不要電磁波を調べるために用いた回路モジュールのブロック図を示す。図中、14は図1のコネクタ構造に対応するものであって、10ピンのフラットケーブル用コネクタをプリント基板に実装してなる電磁波測定用コネクタを示している。プリント基板上の配線信号は50Ωに制御されている。

【0046】また、図中、11は信号源であるクリスタル・オシレータを示しており、このクリスタル・オシレータ11からは30MHzの矩形信号が出力される。この矩形信号は、タイミング回路13を介して、電磁波測定用コネクタ14の中央のコネクタ端子15に入力されるようになっている。さらに、信号反転回路12で反転された矩形信号の反転信号が、タイミング回路13を介して、コネクタ端子15の両側のコネクタ端子16、17に入力されるようになっている。矩形信号と反転信号の位相差は180度±1度に制御されている。

【0047】電磁波の測定は、3つのコネクタ端子15～17の近傍電界をスペクトルアナライザで測定することにより行った。図4（a）に、回路モジュールを動作させ、両端のコネクタ端子16、17に反転信号を与えない場合、つまり両端のコネクタ端子16、17がグランド電位の場合（従来）の実験結果を示す。また、図4（b）に、回路モジュールを動作させ、両端のコネクタ端子16、17に反転信号を与えた場合（本発明）の実験結果を示す。なお、図4において、横軸は周波数、縦軸はノイズレベルを示している。

【0048】図4から、本発明に係るコネクタ構造は、従来のそれに比べて略すべての周波数帯でノイズレベルが低減していることが分かり、特に従来では多く発生する低周波数領域の不要電磁波が激減していることが分かる。この実験結果より、図1のコネクタ構造は、不要電

磁波を低減するために適した構造であることが明らかになった。

【0049】次に、高速信号の電圧振幅に対する反転信号の電圧振幅の割合が、不要電磁波の放射抑制に及ぼす影響についての実験結果について説明する。実験には、図3に示した回路モジュールを用いた。そして、高速信号の電圧振幅を5.0Vに固定し、反転信号の振幅電圧を0Vから6Vの範囲で変化させて放射された電磁波を測定した。

【0050】図5に、その測定結果を示す。図5から、ノイズレベルが最小となる電圧振幅は2.3Vと高速信号の5Vに対し小さくなることが分かる。図5の場合、反転信号を入力しないときのノイズレベルを100%としているので、適切な電圧振幅を選択するとノイズレベルを2%まで低減することができる。

【0051】したがって、図1の装置において、反転信号配線5に入力する反転信号の電圧振幅を最適化することにより、非常に効果の高いEMI対策が可能となる。なお、本実施形態ではフラットケーブルコネクタを用いた場合について説明したが、本発明はピン状端子が形成されているさまざまなコネクタに適用でき、特にコネクタを実装した際に基板表面に対してコネクタのピンが略垂直になる場合に大きな効果が得られる。

(第2の実施形態)図6は、本発明の第2の実施形態に係る半導体装置のスルーホール構造を示す断面図である。

【0052】図中、21は両面プリント基板を示しており、この両面プリント基板21には第1のスルーホール22が開口されている。この第1のスルーホール22の内壁には第1の導電膜23が形成されている。また、第1の導電膜23は、両面プリント基板21上に形成された、クロック信号等の高速信号が伝搬する高速信号配線24と電気的に接続している。これらの第1のスルーホール22と第1の導電膜23とは、第1のスルーホール部を構成している。

【0053】また、両面プリント基板21には第2のスルーホール25が第1のスルーホール22に近接して開口されている。この第2のスルーホール25の内壁には第2の導電膜26が形成されている。また、第2の導電膜26は、両面プリント基板21上に形成された、クロック信号等の高速信号の反転信号が伝搬する反転信号配線27と電気的に接続している。これらの第2のスルーホール25と第2の導電膜26とは第2のスルーホール部を構成している。

【0054】本実施形態によれば、第1のスルーホール部には第2のスルーホール部に入力される入力信号の反転信号が入力され、第1および第2のスルーホール部から放射される不要電磁波が互いに打ち消し合うので、スルーホール部から放射される不要電磁波を抑制できるようになる。

【0055】したがって、本実施形態によれば、スルーホール部からの不要電磁波の放射を抑制できる半導体装置を実現できるようになる。図7に、ガラスエポキシを用いて作成された両面プリント基板に従来および本実施形態のスルーホール構造を形成し、不要電磁波の低減効果を調べた実験結果を示す。

【0056】図7(a)は、従来のスルーホール構造(図7の第1のスルーホール部しかないもの)近傍の電界強度をスペクトルアナライザで測定した結果を示している。また、図7(b)は、図7の本実施形態のスルーホール構造を持つ両面プリント基板を図7(a)と同様にして測定した結果を示している。なお、図7において、横軸は周波数、縦軸はノイズレベルを示している。図7から、本実施形態のスルーホール構造は不要電磁波の低減効果が高いことが分かる。

(第3の実施形態)図8は、本発明の第3の実施形態に係る半導体装置のスルーホール構造を示す断面図である。なお、図6と対応する部分には図6と同一符号を付してあり、詳細な説明は省略する。

【0057】本実施形態が第2の実施形態と主として異なる点は、スルーホール部における信号伝搬路が銀ペーストなどの金属ペーストからなるバンパ28で構成されていることにある。

【0058】図8には、3個のバンパ28がランド29を介して積層された構造の信号伝送路が示されている。そして、本実施形態では、多層プリント配線基板21aを用いており、その異なる層に形成された配線間の接続にバンパ28が用いられている。

【0059】本実施形態でも、第3の実施形態と同様に、スルーホール部から放射される不要電磁波を大幅に低減できる。なお、第2、第3の実施形態では、プリント基板の表から裏まで貫通したスルーホール部の場合について説明したが、本発明は、例えばヴィア(接続部材)が基板内部に埋まっているIVH構造にも適用できる。

【0060】さらに、本発明はプリント基板に限らず、例えばマルチチップモジュール用の薄膜多層基板、圧膜技術によるハイブリッド基板、ビルトアップ型プリント基板、セラミックパッケージ、樹脂パッケージまたは導体チップなど、層間接続のためのスルーホール、コンタクトホールまたはコンタクト柱が形成されている他の構造体にも適用できる。

(第4の実施形態)図9は、本発明の第4の実施形態に係る半導体装置を示す断面図である。

【0061】図中、31は配線基板を示しており、この配線基板31上には、半導体チップ(不図示)が実装されたピングリッドアレイパッケージ(PGA)32が搭載されている。

【0062】PGA32は、電源の供給や信号の入出力を行うための複数のピン状リードを有し、そのうちの第

1のピン状リード33(第1の信号入力部)はクロック信号等の高速信号が入力されるリードである。この第1のピン状リード33の隣りには、上記高速信号の反転信号が入力される第2のピン状リード34(第2の信号入力部)が形成されている。

【0063】なお、第1のピン状リード33は複数でも良い。この場合も、各第1のピン状リード33の隣りに第2のピン状リード34を形成する。また、各第1のピン状リード33の隣りに複数の第2のピン状リード34を形成しても良い。例えば、第1のピン状リード33の両隣にそれぞれ1個の第2のピン状リード34を形成し、計2個のピン状リード34を形成する。

【0064】ここで、反転信号が伝搬する反転信号配線は、半導体チップまでは接続されず、PGA32内部で終端されるか、または開放される。例えば図10に示すように、反転信号配線36は半導体チップ35までは接続されず、抵抗体37で終端される。この場合、反転信号配線36の特性インピーダンスと同じ抵抗値を持つ抵抗体37で終端することが望ましい。

【0065】なお、図10において、38は高速信号配線、39はグランド線もしくは電源線、40はボンディングワイヤをそれぞれ示している。本実施形態によれば、PGA32の第2のピン状リード34には第1のピン状リード33の入力される高速信号の反転信号が入力され、第1および第2のピン状リード33、34から放射される不要電磁波が互いに打ち消し合うので、第1のピン状リード33から放射される不要電磁波を抑制できるようになる。

【0066】したがって、本実施形態によれば、ピン状リードからの不要電磁波の放射を抑制できるPGA32を用いた半導体装置を実現できるようになる。また、本発明者の研究によれば、反転信号を高速信号に対し180度±5度の位相差に収めると、大きな不要電磁波の低減効果が得られることが分かった。

【0067】図11に、図9のパッケージ構造から放射される不要電磁波を調べるために用いた回路モジュールのブロック図を示す。なお、図3と対応する部分には図3と同一符号を付してあり、詳細な説明は省略する。

【0068】この回路モジュールの構成は、被測定物の違いを除いて、図3の回路モジュールと同じである。ここでは、被測定物として、リード端子15a~17aが平行して並んで形成されているCMOS・IC(74AC11P)をプリント基板に実装してなる電磁波測定用IC14aを用いている。その他の構成は、図3と同じである。

【0069】電磁波の測定は、3つのリード端子15a~17aの近傍電界をスペクトルアナライザで測定することにより行った。図12(a)に、回路モジュールを動作させ、両端のリード端子16a、17aに反転信号を与えない場合、つまり両端のリード端子16a、17

aがグランド電位の場合(従来)の結果を示す。また、図12(b)に、回路モジュールを動作させ、両端のリード端子16a、17aに反転信号を与えた場合(本発明)の結果を示す。なお、図12において、横軸は周波数、縦軸はノイズレベルを示している。

【0070】図12から、本発明に係る半導体パッケージは、従来のそれに比べて略全ての周波数でノイズレベルが低減していることが分かり、特にピーク値は60%以上減少していることが分かる。この結果より、図9の半導体パッケージ構造は、不要電磁波を低減するために適した構造であることが明らかになった。

【0071】次に、高速信号の電圧振幅に対する反転信号の電圧振幅の割合が、電磁波放射抑制に及ぼす影響についての実験結果について説明する。実験には、図11に示した回路モジュールを用いた。そして、高速信号の電圧振幅を5.0Vに固定し、反転信号の振幅電圧を0Vから10Vの範囲で変化させて放射された電磁波を測定した。

【0072】図13に、その測定結果を示す。図から、ノイズレベルが最小となる電圧振幅は7.6Vと高速信号の5Vに対し大きくなることが分かる。これはDIPを用いた場合の結果であるが、この現象はPGAやQFPなどリードやピンが形成された半導体パッケージ全てで確認された。

【0073】図13では、反転信号を入力しないときのノイズレベルを100%としているので、適切な電圧振幅を選択するとノイズレベルを3%まで低減することができる。

【0074】したがって、図9の装置において、第2のピン状リード34に入力する反転信号の電圧振幅を最適化することにより、非常に効果の高いEMI対策が可能となる。

【0075】図14~図16に本実施形態の変形例を示す。図14はバンパグリッドアレイ(BGA)、図15はDIP、図16はQFPをそれぞれ用いた場合の変形例を示している。なお、図9と対応する部分には図9と同一符号を付してある。

【0076】なお、本発明は、さまざまな半導体パッケージに適用でき、実施形態および変形例で示したPGA、BGA、DIP、QFP以外にも、例えばピン状リードやテープ状リード等のリード、または突起状電極が使用されている半導体パッケージにも適用できる。

【0077】なお、本発明は上記実施形態に限定されるものではなく、例えばコネクタから放射される不要電磁波の抑制技術に特徴がある第1の実施形態と、スルーホール部から放射される不要電磁波の抑制技術に特徴がある第2、第3の実施形態と、半導体パッケージから放射される不要電磁波の抑制技術に特徴がある第4の実施形態を適宜組み合わせても良い。その他、本発明の要旨を逸脱しない範囲で、種々変形して実施できる。

【0078】

【発明の効果】以上詳説したように本発明（請求項1）によれば、第2のコネクタ端子を形成し、この第2のコネクタ端子に第1のコネクタ端子に入力する入力信号の反転信号を入力して、第1および第2のコネクタ端子から放射される不要電磁波を互いに打ち消し合わせることで、コネクタの価格の増加を招くことなく、コネクタからの不要電磁波の放射を抑制できる半導体装置を実現できるようになる。

【0079】また、本発明（請求項2）によれば、第2のスルーホール部を設け、この第2のスルーホール部に第1のスルーホール部に入力する入力信号の反転信号を入力して、第1および第2のスルーホール部から放射される不要電磁波を互いに打ち消し合わせることで、スルーホール部からの不要電磁波の放射を抑制できる半導体装置を実現できるようになる。

【0080】また、本発明（請求項3、4）によれば、半導体パッケージに第2の信号入力部を形成し、この第2の信号入力部に第1の信号入力部に入力する入力信号の反転信号を入力して、第1および第2の信号入力部から放射される不要電磁波を互いに打ち消し合わせることで、信号入力部からの不要電磁波の放射を抑制できる半導体パッケージおよびそれを用いた半導体装置を実現できるようになる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る半導体装置を示す模式図

【図2】図1の半導体装置のコネクタ端子と高速信号配線との接続部の拡大図

【図3】従来および本発明のコネクタ構造から放射される不要電磁波を調べるために用いた回路モジュールのブロック図

【図4】図3の回路モジュールを用いて調べた従来および本発明のコネクタ構造から放射される不要電磁波を示す図

【図5】図3の回路モジュールを用いて調べた高速信号の電圧振幅に対する反転信号の電圧振幅の割合が、電磁波放射抑制に及ぼす影響についての実験結果を示す図

【図6】本発明の第2の実施形態に係る半導体装置のスルーホール構造を示す断面図

【図7】両面プリント基板に従来および第2の実施形態のスルーホール構造を形成し、不要電磁波の低減効果を実験した結果を示す図

【図8】本発明の第3の実施形態に係る半導体装置のスルーホール構造を示す断面図

【図9】本発明の第4の実施形態に係る半導体装置を示す断面図

【図10】PGA内部における高速信号配線の様子を示す図

【図11】図9のパッケージ構造から放射される不要電磁波を調べるために用いた回路モジュールのブロック図

【図12】図11の回路モジュールを用いて調べた従来および本発明の半導体パッケージコネクタから放射される不要電磁波を示す図

【図13】図11の回路モジュールを用いて調べた高速信号の電圧振幅に対する反転信号の電圧振幅の割合が、電磁波放射抑制に及ぼす影響についての実験結果を示す図

【図14】第4の実施形態の変形例を示す図

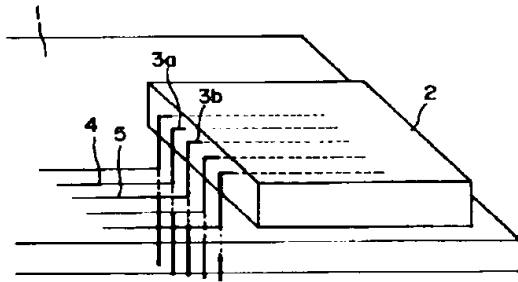
【図15】第4の実施形態の他の変形例を示す図

【図16】第4の実施形態のさらに別の変形例を示す図

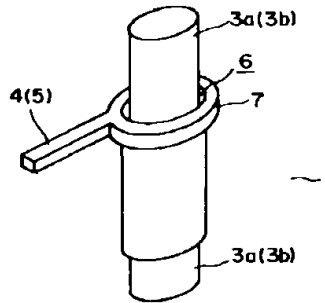
【符号の説明】

- 1…プリント基板
- 2…フラットケーブルコネクタ
- 3a…第1のコネクタ端子
- 3b…第2のコネクタ端子
- 4…高速信号配線
- 5…反転信号配線
- 6…スルーホール
- 7…接続箇所
- 11…クリスタル・オシレータ
- 12…信号反転回路
- 13…タイミング回路
- 14…電磁波測定用コネクタ
- 15～17…コネクタ端子
- 21…両面プリント基板
- 22…第1のスルーホール（第1のスルーホール部）
- 23…第1の導電膜（第1のスルーホール部）
- 24…高速信号配線
- 25…第2のスルーホール（第2のスルーホール部）
- 26…第2の導電膜（第2のスルーホール部）
- 27…反転信号配線
- 28…バンパ（スルーホール部）
- 29…ランド（スルーホール部）
- 31…配線基板
- 32…PGA
- 33…第1のピン状リード（第1の信号入力部）
- 34…第2のピン状リード（第2の信号入力部）
- 35…半導体チップ
- 36…反転信号配線
- 37…抵抗体
- 38…高速信号配線
- 39…グラウンド線
- 40…ボンディングワイヤ

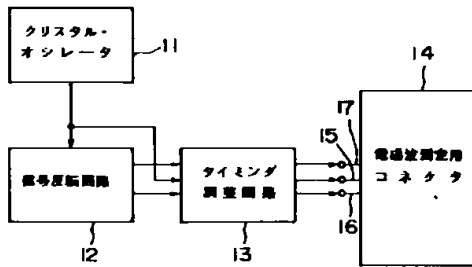
【図1】



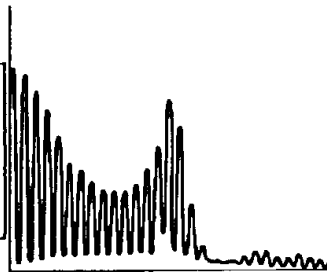
【図2】



【図3】

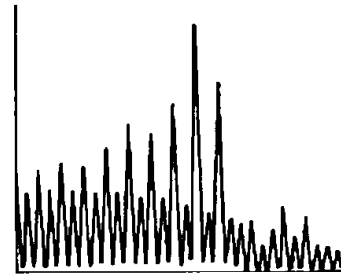


【図4】



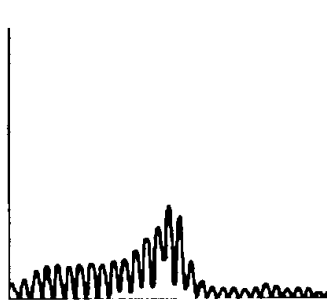
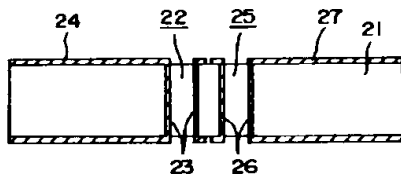
(a)

【図7】

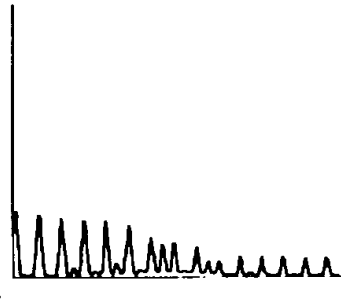


(a)

【図6】

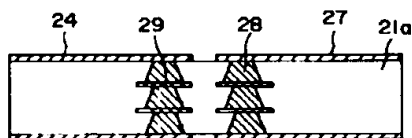


(b)

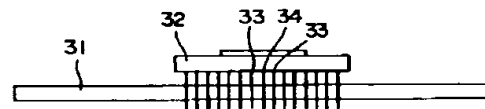


(b)

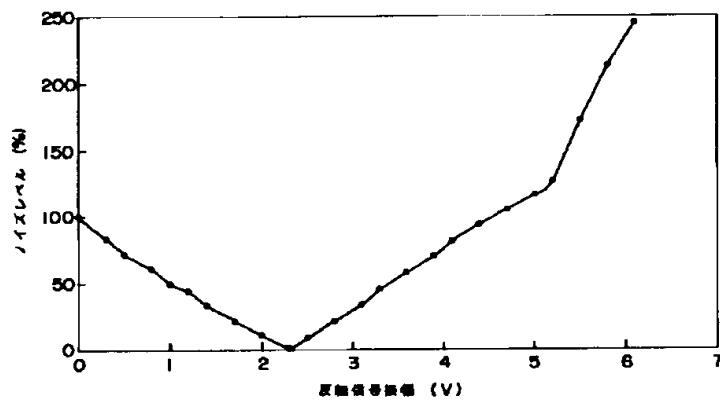
【図8】



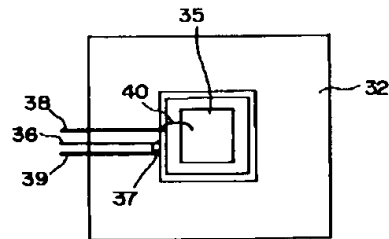
【図9】



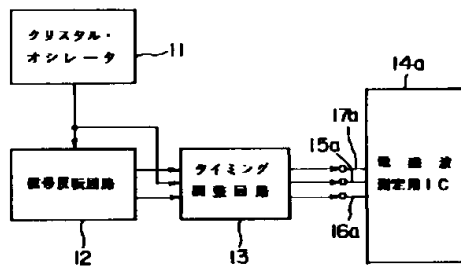
【図5】



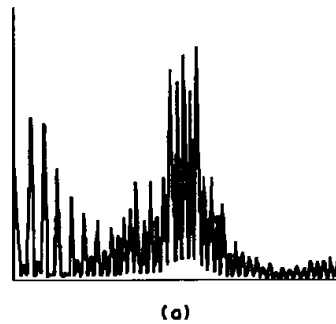
【図10】



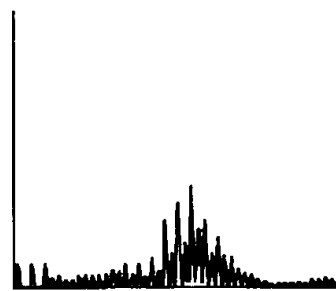
【図11】



【図12】

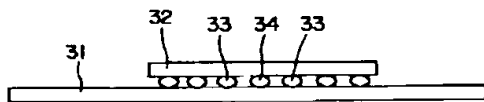


(a)

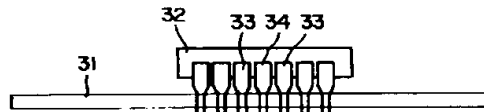


(b)

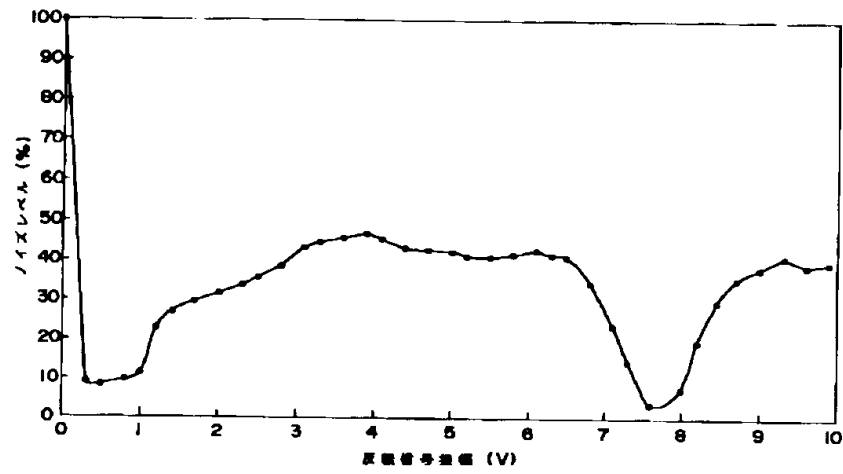
【図14】



【図15】



【図13】



【図16】

